

目次

第1章 デジタル IC の動かし方	11
1.1 デジタル回路とは	11
ランプをつけるか、つけないかを表す方法	11
“H”レベルと“L”レベルを区別する回路	13
デジタル IC ファミリー— TTL と C MOS ロジック	14
IC の型名の見方	15
1.2 実際の IC のロジック・レベル	16
電源は 5 V で動かす	17
デジタル IC の“H”レベルと“L”レベルを調べる	18
IC の“H”レベルと“L”レベルの規格	20
電源の 5 V が変動すると	21
1.3 入力信号と出力信号との時間的關係	22
出力信号は入力信号よりも必ず遅れる	22
IC の遅れ時間の表し方	23
実際の IC の遅れ時間	24
1.4 IC と IC をつなぐ時の問題点	25
接続できる負荷の数—ファンアウト	25
TTL の場合は入出力電流値で決まる	26
ファミリーが異なる時は要注意	27
C MOS の場合は遅れ時間が増える	28
TTL と C MOS とをつなぐ時	29
Appendix 1 ロジック・ファミリーの種類	30
TTL 74 シリーズ	30
C MOS 4000 シリーズ	32
C MOS 4500 シリーズ	32
C MOS 40H シリーズ	32
C MOS 74HC シリーズ	33
Appendix 2 バイパス・コンデンサの効果	33
外来ノイズを防ぎ、IC での発生ノイズを外に出さない	33
電源ラインのバイパス	35

第2章 基本ゲート IC を動かす	37	第4章 クロックを作る回路	75
2.1 三つの基本素子 AND, OR, NOT	37	4.1 CRのディレイを利用した発振回路	76
ANDゲート	37	CR発振回路の原理	76
ORゲート	38	TTL回路では計算通りにならない	77
NOTゲート	39	C-MOS 2段の発振回路は要注意	78
AND, OR, NOTの組み合わせ例	39	C-MOS 3段の発振回路	80
ゲート回路の動作イメージを身につけるには	41	発振回路を制御する方法	82
2.2 作りたい機能をゲート IC に置き換える技術	42	LCによる発振回路	83
NANDゲート, NORゲートの働き	44	シュミット・トリガを利用する発振回路	84
○印の使い方と論理の置き換え	44	4.2 安定度の高い発振回路	87
組み合わせ回路の演習	47	TTL水晶発振回路	87
EXORゲート	49	C-MOS水晶発振回路	88
よく使うゲート IC	49	セラミックによる発振回路	89
第3章 タイミングを作る回路	51	第5章 フリップフロップ	93
3.1 タイミングを作る基本技術	52	5.1 デジタル信号を保持する基本技術	93
デジタル信号を送らせる ディレイ回路	52	信号にかけ金をかける ラッチ	94
小さなディレイを作る	54	RSラッチ	95
TTLのディレイ回路	54	最初の状態を決めるイニシャライズ	96
ディレイの限界	55	実際のRSラッチ	97
波形がなまることの欠点	56	専用のRSラッチ	98
波形をきれいにするには	58	データのラッチ	99
3.2 ディレイ回路を応用したタイミング回路	61	実際のDラッチ	102
ダイオードを追加すると	61	5.2 クロックに同期した信号の保持方法	103
信号の立ち上がり/立ち下がりを検出する回路	62	同期式RSフリップフロップ	104
3.3 ワンショット・マルチバイブレータ	65	エッジ・トリガ・フリップフロップ	106
TTLワンショット 74LS123	66	実際の同期式フリップフロップ	107
再トリガ機能と強制リセット	67	もっとも多いJKフリップフロップ	108
74LS123とC-MOSワンショット 4528との比較	68	5.3 フリップフロップの本格的利用法	111
遅延型のパルス発生回路	70	セットアップ時間とホールド時間	112
C-MOSゲートを使ったワンショット	72	実際の設計では	112
C-MOSゲートによるワンショットの問題点	74	最高繰り返し周波数	114
		クロックに同期したエッジの検出	116

入力信号に同期したエッジの検出	117	リング・カウンタへの応用	174
2相信号発生回路	119	7.3 シリアル伝送回路への応用	176
コラム タイムチャートの使い方	119	シリアル・データのパターン検出回路	177
第6章 カウンタ	121	パラレル入力をもったユニバーサル・シフトレジスタ 74194	180
6.1 数のかぞえ方	121	パラレル-シリアル変換回路	181
2進数と10進数	121	シリアル-パラレル変換回路	182
BCD表現と16進コード	123	第8章 ゲートを組み合わせた機能回路	185
6.2 カウンタの構成と基本動作	125	8.1 デコーダ	185
カウンタの基本回路	125	組み合わせロジックによるデコーダ	185
アップ・カウンタとダウン・カウンタ	127	BCD 10進デコーダ 7442	187
非同期カウンタ	128	デコーダの拡張方法	189
同期カウンタ	129	シリアル・データのデコード	191
6.3 カウンタ IC の利用法	132	そのほかのデコーダ IC	193
データ・シートの内容を理解する	133	8.2 エンコーダ	194
非同期カウンタ 7493	133	8 to 3 Line プライオリティ・エンコーダ 74148	195
同期カウンタ 74160/161/162/163	136	10進 BCD エンコーダ	195
アップ/ダウン・カウンタ 74192/193	143	16入力のエンコーダ	196
完全同期式アップ/ダウン・カウンタ 74LS668/669	149	8.3 データ・セレクタ/マルチプレクサ	197
デュアル・カウンタ 74390/393	152	8 to 1 Line データ・セレクタ/マルチプレクサ 74151	198
6.4 C-MOS 特有のカウンタ IC	153	パラレル-シリアル・データ変換回路	200
多段バイナリ・カウンタ 4020/4040/4024	153	一致検出回路への応用	201
発振回路内蔵24段カウンタ 4521	157	多チャンネル・データ伝送回路	201
ジョンソン・カウンタ 4017/4022	159	そのほかのセレクタ/マルチプレクサ IC	204
プリセットブル N 分周カウンタ 4018	162	第9章 基本インターフェース技術	205
BCD レート・マルチプライヤ 4527	166	9.1 機械接点とのインターフェース	205
第7章 シフトレジスタ	169	機械接点の宿命——チャタリング	206
7.1 シフトレジスタの構成と基本機能	169	CR の遅延を使ったチャタリングの除去	206
フリップフロップの直列接続	169	RS ラッチを使ったチャタリング除去	207
入力データがシリアルに移動する効果	171	シフトレジスタを使ったチャタリング除去回路	210
7.2 カウンタとしての利用法	172	9.2 波形を整形する回路	212
シリアル入力パラレル出力 8 ビット・シフトレジスタ 74164	173	波形がなまると誤動作がふえる	212
ジョンソン・カウンタへの応用	173	スレッショルド電圧にヒステリシスをもたせる効果	213

シュミット・トリガICの実験	213
9.3 トランジスタの利用法とレベル変換	215
基本はトランジスタ・スイッチ	215
スイッチング速度を速くする工夫	219
さらに高速化するには飽和を浅く	219
ロジック・レベルを変換する回路	220
9.4 大きな負荷をドライブする方法	222
トランジスタ・オープン・コレクタ	222
電流増幅率をかせぐダーリントン接続	223
ダーリントン・ドライバIC	224
リレーをドライブする例	227
第10章 絶縁インターフェース技術	229
10.1 フォト・カプラを使う	229
インターフェースを絶縁する理由	230
フォト・カプラをドライブするには	230
応答のスピードアップを図る一つの方法	233
高速型のフォト・カプラ	235
低消費電力型のフォト・カプラ	238
システム的な低消費電力化の工夫	239
AC電流のON/OFFを行う例	240
10.2 パルス・トランスを使う	241
パルス・トランスの使い方の基本	242
1個で双方向に使える	244
差動ドライブが効率がよい	245
トランスで直流を通す工夫	247
参考・引用文献	248
デバイス別索引	249
一般索引	251