

# 目 次

## 第 II 部 ダイオード

<b>第 5 章 理想的なpnホモ接合</b>	<b>305</b>
5.1 はじめに	305
5.2 理想的なpn接合(定性的議論)	307
5.2.1 理想的なpn接合のエネルギーバンド図	307
5.2.2 pnホモ接合における電流	317
5.3 理想的なpnホモ接合(定量的議論)	323
5.3.1 熱平衡状態のエネルギーバンド(段差接合)	323
5.3.2 電圧を印加したときのエネルギーバンド図	327
5.3.3 pnホモ接合における電流-電圧特性	334
5.3.4 逆方向バイアス下の破壊	359
5.4 理想的なホモ接合の小信号インピーダンス	362
5.4.1 接合抵抗	362
5.4.2 接合容量	364
5.4.3 蓄積電荷容量	367
5.5 過渡的な効果	371
5.5.1 ターン・オフ時の過渡現象	372
5.5.2 ターン・オン時の過渡現象	375
5.6 温度の効果	380
5.7 まとめ	380
5.7.1 内蔵電圧	381
5.7.2 接合幅	382
5.7.3 接合電流	382
5.7.4 接合破壊	383

5.7.5	容量	384
5.7.6	過渡的な効果	385
5.8	付録の参考文献リストについて	385
5.9	復習のポイント	385
5.10	練習問題	386
<b>第 6 章</b>	<b>一般のダイオード</b>	<b>391</b>
6.1	はじめに	391
6.2	非段差ホモ接合	391
6.2.1	線形傾斜接合*	394
6.2.2	超段差接合	398
6.3	半導体ヘテロ接合	399
6.3.1	半導体-半導体ヘテロ接合のバンド図	399
6.3.2	表面・界面状態の影響	410
6.3.3	ヘテロ接合における格子不整合の影響*	413
6.4	金属-半導体接合	415
6.4.1	理想的な金属-半導体接合(電子親和力モデル)	415
6.4.2	トンネル誘起分極の影響	417
6.4.3	金属-半導体接合の電流-電圧特性	418
6.4.4	Ohm性(低抵抗)接合	423
6.4.5	ヘテロ接合ダイオードの $I-V_a$ 特性	425
6.5	理想的でない接合やヘテロ接合の容量*	425
6.6	まとめ	426
6.7	付録の参考文献リストについて	427
6.8	第 6 章の参考文献	427
6.9	復習のポイント	428
6.10	練習問題	428
<b>補遺 2: ダイオードに関する補足</b>	<b>433</b>	
S2.1	はじめに	433
S2.2	誘電緩和時間	433
S2.2.1	多数キャリアの注入に対する誘電緩和	434
S2.2.2	少数キャリアの注入に対する誘電緩和	436
S2.3	接合容量	438
S2.3.1	理想的な接合(段差接合)の接合容量	438
S2.3.2	不純物濃度が不均一な接合の接合容量	440
S2.3.3	ヴァラクター	442
S2.3.4	短ベース・ダイオードの蓄積電荷容量	443
S2.4	Schottky ダイオードにおける 2 次的効果	445
S2.4.1	Schottky 障壁を介したトンネル	447
S2.4.2	鏡像効果による Schottky ダイオードの障壁の低下	449

S2.5	ダイオードの SPICE モデル	452
S2.5.1	SPICE による模擬的カーブ・トレース	452
S2.5.2	過渡特性の解析	455
S2.6	まとめ	458
S2.7	付録の参考文献リストについて	460
S2.8	補遺 2 の参考文献	460
S2.9	練習問題	461

### 第 III 部 電界効果トランジスタ (FET)

<b>第 7 章</b>	<b>MOSFET</b>	<b>477</b>
7.1	はじめに	477
7.2	MOSFET (定性的議論)	478
7.2.1	MOS キャパシター	478
7.2.2	熱平衡状態における MOSFET (定性的議論)	483
7.2.3	ゲート電圧を印加した MOSFET (定性的議論)	486
7.3	MOSFET (定量的議論)	500
7.3.1	定数移動度を仮定した長チャネル MOSFET のモデル	501
7.3.2	より現実的な長チャネルモデル: 移動度に対する電界の効果	518
7.3.3	直列抵抗*	536
7.4	長チャネルモデルと実験結果の比較	537
7.5	まとめ	539
7.6	付録の参考文献リストについて	542
7.7	第 7 章の参考文献	542
7.8	復習のポイント	543
7.9	練習問題	543
<b>第 8 章</b>	<b>FET に関する追加的な考察</b>	<b>547</b>
8.1	はじめに	547
8.2	閾値電圧と低電界移動度の測定	548
8.3	閾下領域における漏れ電流	550
8.4	相補型 MOSFET (CMOS)	554
8.4.1	インバーターの動作	556
8.4.2	CMOS デバイスの電流整合*	558
8.5	CMOS インバーター回路におけるスイッチ動作	560
8.5.1	負荷容量の効果	560
8.5.2	スイッチ回路における伝播遅延(ゲート遅延)	562
8.5.3	CMOS のスイッチ動作時の貫通電流	566
8.6	MOSFET の等価回路	566

8.6.1	小信号等価回路	567
8.6.2	CMOS増幅器	573
8.7	電流利得と遮断周波数 $f_T$	573
8.8	短チャネル効果*	574
8.8.1	実効的なチャネル長の $V_{DS}$ 依存性	575
8.8.2	閾値電圧のドレイン電圧依存性	578
8.9	MOSFETのスケエリング(寸法規則)	579
8.10	絶縁体上シリコン(SOI)	581
8.11	他のFET	586
8.11.1	ヘテロ接合電界効果トランジスタ(HFET)	586
8.11.2	MESFET	590
8.11.3	接合型電界効果トランジスタ	597
8.11.4	結晶チャネルFET: 定量的議論	598
8.12	まとめ	602
8.13	付録の参考文献リストについて	603
8.14	第8章の参考文献	603
8.15	復習のポイント	604
8.16	練習問題	604

### 補遺3: MOSデバイスに関する補足 609

S3.1	はじめに	609
S3.2	チャネル電荷 $Q_{ch}$ に関する注意	609
S3.2.1	空乏領域の厚さの変動がチャネル電荷に及ぼす影響	609
S3.2.2	チャネル電荷 $Q_{ch}$ の縦方向電界 $E_L$ への依存性	612
S3.3	MOSFETの閾値電圧	614
S3.3.1	固定電荷	616
S3.3.2	界面捕獲電荷	617
S3.3.3	空乏領域の結晶電荷	618
S3.3.4	閾値電圧における電荷の効果	619
S3.3.5	平坦バンド電圧	620
S3.3.6	閾値電圧の調整	623
S3.3.7	チャネル量子効果*	626
S3.4	低電界移動度に関する普遍的な関係式	629
S3.5	$V_T$ の測定	632
S3.6	長チャネルMOSFETの $V_T$ と $\mu_{lf}$ を求める別の方法*	635
S3.7	MOSキャパシター	637
S3.7.1	理想的なMOSキャパシター	638
S3.7.2	実際のMOSキャパシターの $C-V_G$ 特性	643
S3.7.3	$C-V_G$ 測定によるパラメーター解析	645
S3.8	MOSキャパシターの混成図*	645
S3.8.1	DRAM(動的任意読み書き記憶装置)*	647

S3.8.2	電荷結合素子(CCD)*	653
S3.9	デバイスの劣化*	656
S3.9.1	LDD(低濃度ドレイン)-MOSFET*	662
S3.10	MOSFETの低温動作*	663
S3.11	SPICEによるMOSFETの特性の計算*	667
S3.11.1	MOSFETを対象としたSPICEの使用例	669
S3.11.2	CMOSデジタルインバーターの過渡特性	672
S3.12	まとめ	675
S3.13	付録の参考文献リストについて	676
S3.14	補遺3の参考文献	676
S3.15	復習のポイント	677
S3.16	練習問題	678

### 索引