

# 目 次

---

## 1. 半導体の基礎

---

1.1 結晶とエネルギー帯域構造	1
1.1.1 結晶と非晶質	1
1.1.2 結晶構造	2
1.1.3 半導体結晶のエネルギー帯域構造	3
1.1.4 半導体材料の多様性	7
1.2 キャリヤ密度	8
1.2.1 2種類のキャリヤと有効質量	8
1.2.2 真性半導体と外因性半導体	10
1.2.3 キャリヤ密度とフェルミ準位	11
1.3 半導体中の電気伝導	17
1.3.1 ドリフト現象	17
1.3.2 拡散現象	19
1.3.3 電流の式	20
1.3.4 キャリヤの熱的発生と再結合	21
1.3.5 電流連続の式	26
演習問題	28

## 2. 接合と障壁

---

2.1 pn接合と整流特性	30
2.1.1 pn接合の重要性	30
2.1.2 階段接合の整流作用	31
2.2 空間電荷層の特性	34
2.2.1 階段接合の場合	34
2.2.2 傾斜形 pn接合	37

2.3 理想 pn 接合の静的電圧・電流特性	39
2.3.1 解析の仮定	39
2.3.2 過剰キャリア密度	40
2.3.3 中性領域を流れる電流	41
2.4 金属-半導体接触の電気伝導	45
2.4.1 理想整流接触	45
2.4.2 理想金属-半導体整流接触の電圧電流特性	47
2.4.3 金属-半導体オーミック接触	49
演習問題	50

### 3. 半導体デバイスの製作法

3.1 半導体の精製	52
3.2 結晶成長	53
3.2.1 バルク結晶成長	53
3.2.2 エピタキシャル成長	54
3.3 不純物導入法	55
3.3.1 結晶成長過程の不純物導入法と pn 接合形成	55
3.3.2 熱拡散法	56
3.3.3 イオン打込み法	57
3.4 プレーナ技術	59
3.4.1 酸化膜の形成	59
3.4.2 ホトリソグラフィと化学エッチング	60
3.4.3 電極付着	61
3.4.4 プレーナダイオードの製作	62
演習問題	63

### 4. 半導体ダイオードとその実際

4.1 pn ダイオードの直流特性の実際	64
4.1.1 キャリヤの発生と再結合効果	65
4.1.2 降伏現象	67
4.1.3 直列抵抗効果	71
4.1.4 高水準注入効果	72

4.2	薄いベース層を有する pn 接合ダイオードの直流特性	73
4.2.1	npp <sup>+</sup> 形ダイオードの電流・電圧特性	74
4.2.2	キャリアのベース走行時間	75
4.3	pn 接合ダイオードの動特性	77
4.3.1	少数キャリア蓄積効果	77
4.3.2	拡散容量と接合容量	77
4.3.3	スイッチング特性の過渡特性	78
4.4	半導体ダイオードの回路モデル	80
4.4.1	微小信号モデル	80
4.4.2	大信号直流モデル	81
4.5	半導体ダイオードの応用	82
4.5.1	整流ダイオード	82
4.5.2	検波ダイオード	84
4.5.3	スイッチングダイオード	86
4.5.4	ステップレカバリダイオード	88
4.5.5	pin ダイオード	88
4.5.6	可変容量ダイオード	88
4.5.7	定電圧ダイオード	89
	演習問題	90

## 5. トランジスタ構造とその増幅作用

5.1	増幅用デバイスの分類	91
5.2	動作原理	92
5.2.1	ベース接地トランジスタの増幅作用	92
5.2.2	エミッタ接地トランジスタの増幅作用	95
5.2.3	電流駆動形増幅デバイス	97
5.3	電流伝送率	98
5.3.1	注入効率	99
5.3.2	輸送効率	100
5.3.3	コレクタ効率	101
5.3.4	電流伝送率 $\alpha$ とドーピング分布	101
5.4	バイポーラトランジスタの小信号等価回路	102

5.4.1	ベース接地 T 形等価回路	103
5.4.2	エミッタ接地 T 形等価回路	103
5.4.3	コレクタ接地 T 形等価回路	104
5.4.4	トランジスタ応用の多様性	105
5.5	四端子パラメータ	106
演 習 問 題		109

## 6. バイポーラトランジスタの動作の実際

6.1	高周波動作	111
6.1.1	電流伝送率の遮断周波数	111
6.1.2	高周波等価回路	113
6.1.3	エミッタ接地回路の利得帯域幅積	115
6.2	トランジスタの雑音特性	118
6.2.1	雑音に関する基礎事項	118
6.2.2	トランジスタの雑音	119
6.3	トランジスタに見られる諸効果	120
6.3.1	ドリフト効果	120
6.3.2	電流増幅率のエミッタ電流依存性とキャリア再結合効果	121
6.3.3	電子雪崩効果	122
6.3.4	アーリー効果	122
6.3.5	残留抵抗効果	123
6.3.6	カーク効果	123
6.3.7	電流集中効果	123
6.4	スイッチング動作	124
6.4.1	スイッチングの基本回路	124
6.4.2	トランジスタの動作状態	125
6.4.3	スイッチング速度	126
6.5	各種トランジスタの実際と応用	128
6.5.1	バイポーラトランジスタ増幅回路とバイアス回路	128
6.5.2	大電力トランジスタ	130
6.5.3	マイクロ波用トランジスタ	133
6.5.4	スイッチングトランジスタ	134
6.6	モノリシックバイポーラトランジスタ集積回路	135

6.6.1 集積回路の特徴	135
6.6.2 IC 構成法	136
6.6.3 バイポーラ IC の実例	137
演習問題	138

## 7. 金属・絶縁物・半導体構造とその増幅作用

7.1 増幅作用の物理的意味	140
7.2 理想 MIS 構造の性質	142
7.2.1 理想 MIS 構造の基本特性	143
7.2.2 誘導電荷密度のゲート電圧依存性	147
7.3 しきい電圧に与えるその他の諸効果	149
7.3.1 仕事関数差	149
7.3.2 絶縁膜の電荷	150
7.3.3 界面準位密度	151
7.4 MIS トランジスタの基本特性	153
7.4.1 線形領域の動作	153
7.4.2 ピンチオフ領域の動作	155
7.4.3 エンハンスメント形およびデプレッション形 FET	156
7.4.4 n チャネルと p チャネル形 FET	157
演習問題	158

## 8. 電界効果トランジスタと関連デバイス

8.1 MIS FET の動特性	160
8.1.1 動的モデルと微小信号等価回路	160
8.1.2 利得帯域幅積	162
8.2 MIS FET における諸効果	164
8.2.1 基板バイアス効果	164
8.2.2 チャネル長変調効果	165
8.2.3 突抜けと電子雪崩降伏効果	165
8.2.4 二次元キャリアドリフト効果と強電界効果	166
8.2.5 ソース残留抵抗効果	166

8.3	MIS FET の実際と応用	167
8.3.1	MOS FET の小信号パラメータ	167
8.3.2	交流増幅回路	168
8.3.3	大電力 MIS FET 増幅回路	169
8.3.4	デジタル回路	169
8.3.5	スイッチング回路	170
8.4	MOS 集積回路 (IC)	171
8.4.1	MOS インバータ	171
8.4.2	MOS メモリ	173
8.4.3	電荷転送デバイス (CTD)	175
8.5	接合およびショットキー障壁 FET	177
8.5.1	pn 接合 FET	177
8.5.2	ショットキー障壁 (SB) FET	180
8.6	静電誘導形トランジスタ (SIT)	181
8.6.1	原理と構造	182
8.6.2	SIT の応用と実際	185
	演習問題	186

## 9. 能動二端子デバイス

9.1	負性抵抗と不安定性	188
9.2	サイリスタ	189
9.2.1	ショックレーダイオード	189
9.2.2	SCR におけるトリガ機構	191
9.2.3	SCR の応用	192
9.2.4	サイリスタの実際と変種	194
9.3	ユニジャンクショントランジスタ	197
9.3.1	UJT の構造と原理	197
9.3.2	UJT の応用	198
9.4	マイクロ波能動デバイス	199
9.4.1	エサキダイオード	199
9.4.2	ガンダイオード	200
9.4.3	インパットダイオード	202

9.4.4 その他の走行時間ダイオード	203
演習問題	204
<b>10. 電気・光変換デバイス</b>	
10.1 半導体の光物性	205
10.1.1 半導体による光吸収	205
10.1.2 半導体における発光現象	206
10.2 光検出デバイス	208
10.2.1 光導電セル	208
10.2.2 ホトダイオード	211
10.2.3 雪崩ホトダイオード	213
10.2.4 ホトトランジスタ	214
10.3 太陽電池	215
10.4 発光素子	218
10.4.1 発光ダイオード	218
10.4.2 半導体レーザ	219
演習問題	222
付 録	224
演習問題解答	225
索 引	227